

Реализации оптимального некогерентного демодулятора частотно-модулированного сигнала

Е.А. Брусин^{1, 2} 

¹АО «Российский институт радионавигации и времени»,
Санкт-Петербург, 192012, Российская Федерация

²Санкт-Петербургский государственный университет телекоммуникаций им. проф. М.А. Бонч-Бруевича,
Санкт-Петербург, 193232, Российская Федерация

*Адрес для переписки: yefim07@inbox.ru

Информация о статье

Поступила в редакцию 10.01.2022

Поступила после рецензирования 26.01.2022

Принята к публикации 28.01.2022

Ссылка для цитирования: Брусин Е.А. Реализации оптимального некогерентного демодулятора частотно-модулированного сигнала // Труды учебных заведений связи. 2022. Т. 8. № 1. С. 27–33. DOI:10.31854/1813-324X-2022-8-1-27-33

Аннотация: В работе обсуждаются вопросы реализации демодулятора частотно-модулированных сигналов. Показано, что ключевой проблемой, возникающей при реализации демодулятора, является проблема тактовой синхронизации (синхронизации по символам). Предложена реализация схемы синхронизации по символам на основе методов передискретизации. Приведены результаты моделирования процедуры демодуляции частотно-модулированного сигнала. На основании полученных результатов предложена схема оптимального некогерентного демодулятора частотно-модулированного сигнала, включающая в себя схему тактовой синхронизации. Показано, что практическая реализация демодулятора обеспечивает характеристики, близкие к потенциальной помехоустойчивости. На основе результатов, представленных в работе, могут быть построены приемные устройства различных широкополосных сигналов.

Ключевые слова: частотная модуляция, оптимальный некогерентный демодулятор, интерполятор, передискретизация.

1. Введение

Когерентный прием дискретных сигналов основан на точном знании значения фазы возможных реализаций переданного сигнала на входе демодулятора. Однако при передаче сигналов по каналам радиосвязи фаза принимаемого сигнала является случайной величиной, значения которой лежат в пределах от 0 до 2π . Информация о начальной фазе принимаемого сигнала может быть недоступна. Обычно предполагают, что в пределах периода начальная фаза имеет равномерное распределение, так что плотность распределения постоянна. В таких случаях могут использоваться оптимальные некогерентные методы приема. Под оптимальным некогерентным приемом понимается прием сигнала в условиях, когда начальная фаза сигнала является величиной случайной [1]. Такая ситуация характерна при приеме частотно-модулированных сигналов. Полагается, что точно известны частоты, несущие данные об информационном сигнале, но

не известны на приемной стороне начальные фазы модулирующих колебаний.

Построение устройства оптимальной обработки принимаемых сигналов при случайной начальной фазе известно [1]. Существует достаточно много работ, в которых обсуждаются те или иные подходы к реализации демодуляторов частотно-модулированных сигналов [2–4]. Реализация демодуляторов практически сводится к классической схеме в виде набора фильтров, либо к структуре, основанной на использовании набора квадратурных преобразователей, интегрирования и квадратурного сложения сигналов. Схемы приема в общем известны [1]. Однако в [1] не рассматривались вопросы тактовой синхронизации (синхронизации по символам). Схемы тактовой синхронизации обсуждались в ряде трудов, наиболее известной из которых является работа [5]. Однако подходы к решению задач синхронизации, изложенные в последней, представляются несколько устаревшими. Дело

в том, что с развитием техники и технологий предложены новые методы символьной синхронизации цифровых демодуляторов, основанные на элементах цифровой обработки сигналов. В частности, такие подходы представлены в [6, 7]. Однако в указанных работах практически не обсуждаются проблемы демодуляции частотно-модулированных сигналов.

Исходя из вышеизложенного, можно констатировать, что если теория и практика построения демодуляторов частотно-модулированных сигналов в части построения схем обработки сигналов в частотной области широко известны, то реализация оптимального некогерентного демодулятора в части построения схем выделения принимаемой информации практически не обсуждается. В этом смысле интерес представляет реализация оптимального некогерентного демодулятора как устройства, в функции которого входит выделение информации из принимаемого сигнала и символьная синхронизация.

2. Реализация демодулятора

Рассмотрим структуру оптимального некогерентного демодулятора, построенного на основе схемы с квадратурной обработкой на примере приема сигнала бинарной частотной модуляции (2-FSK). Структуру демодулятора иллюстрирует схема, изображенная на рисунке 1. Сигналы квадратур I , Q поступают на вход комплексных перемножителей, на опорные входы которых поступают сигналы модулирующих частот f_1 и f_2 . Сигналы с выходов комплексных перемножителей поступают на входы

каскадов фильтров, предназначенных для уменьшения частоты дискретизации (децимирующих фильтры). Как правило, децимация осуществляется с использованием так называемых CIC-фильтров (CIC – аббр. от англ. Cascaded Integral-Comb Filters) [8]. Фильтры нижних частот (ФНЧ) предназначены для коррекции неравномерности амплитудно-частотной характеристики, присущей CIC-фильтрам. CIC-фильтры обеспечивают децимацию сигнала, кратную степени двойки (2^k). Таким образом, частота дискретизации на входе демодулятора определяется по выражению:

$$F_d = 2^k \cdot k_p \cdot Ft,$$

где Ft – частота изменения информационных символов (символьная частота); k_p – коэффициент пропорциональности, связывающий частоту дискретизации на выходе цифровых фильтров с символьной частотой.

Сигналы с частотой $k_p \cdot Ft$ поступают на вход схемы квадратурной обработки, включающей в себя два идентичных канала: схемы интеграторов и схемы квадратурного сложения.

Демодулятор включает в себя сложение сигналов по двум частотным каналам и, соответственно, две схемы интеграторов, вычисляющих суммы вида:

$$\frac{1}{N} \sum_{n=0}^{N-1} (I1^2 + Q1^2) \text{ и } \sum_{n=0}^{N-1} (I2^2 + Q2^2),$$

где $I1$ и $Q1$, $I2$ и $Q2$ – сигналы квадратур частотных каналов; N – длина интегратора.

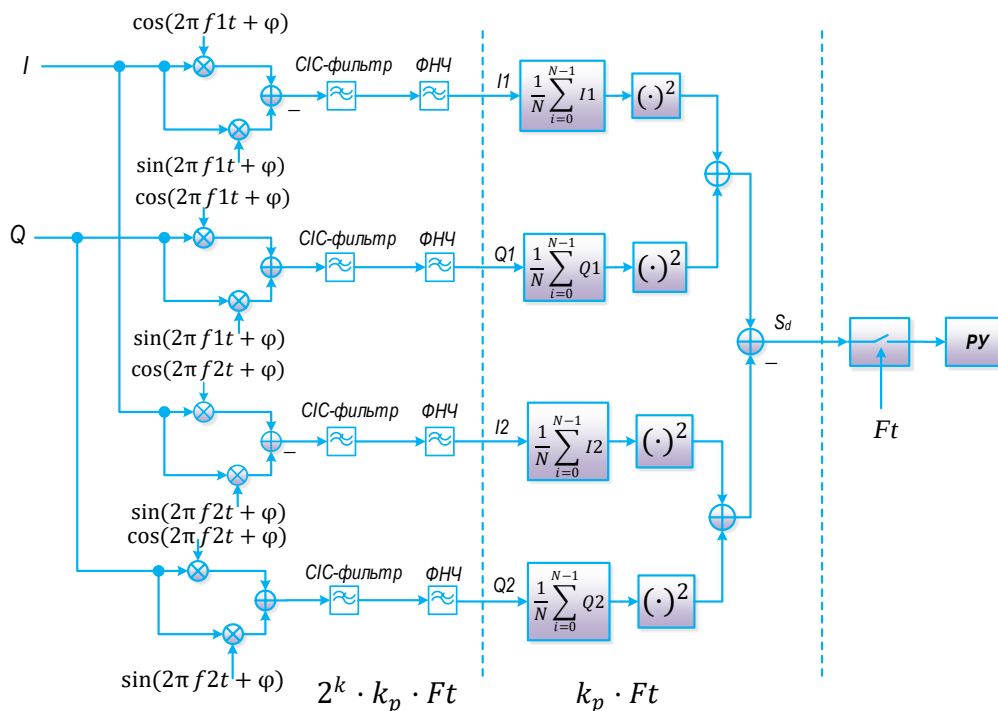


Рис. 1. Демодулятор сигнала 2-FSK

Fig. 1. 2-FSK Signal Demodulator

Интегратор длины N фактически является не рекурсивным цифровым фильтром с коэффициентами, равными $1/N$.

Затем вычисляется разность вида:

$$S_d = \frac{1}{N} \sum_{n=0}^{N-1} (I1^2 + Q1^2) - \frac{1}{N} \sum_{n=0}^{N-1} (I2^2 + Q2^2) .$$

Частота дискретизации на входе демодулятора выбирается таким образом, чтобы величина k_p была связана с длиной интегратора:

$$k_p = N.$$

Для иллюстрации работы демодулятора на рисунках 2–5 приведены полученные в ходе моделирования отсчеты сигналов для $k_p = 11$. На рисунках 2 и 3 представлены отсчеты сигналов на входах интеграторов частотных каналов. На рисунке 4 – отсчеты сигналов на выходах частотных каналов. Отсчеты сигнала S_d на рисунке 5 являются разностью указанных сигналов.

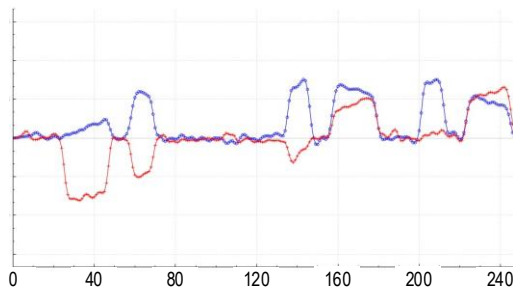


Рис. 2. Отсчеты сигналов на входах интеграторов частотного канала $f1$

Fig. 2. Frequency Channel $f1$ Integrators Output Samples

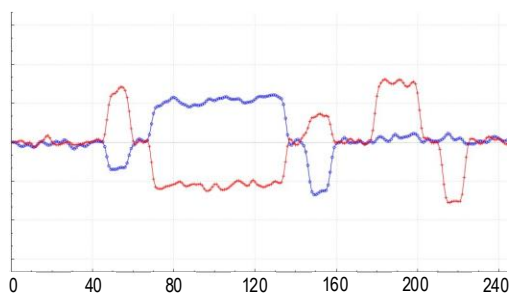


Рис. 3. Отсчеты сигналов на входах интеграторов частотного канала $f2$

Fig. 3. Frequency Channel $f2$ Integrators Output Samples

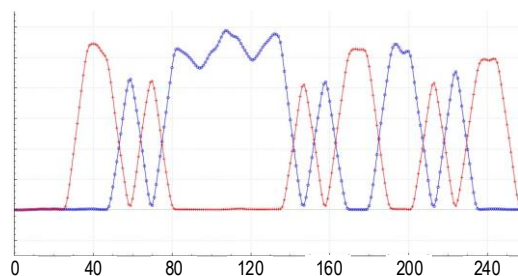


Рис. 4. Отсчеты сигналов на выходах частотных каналов

Fig. 4. Frequency Channels Output Samples

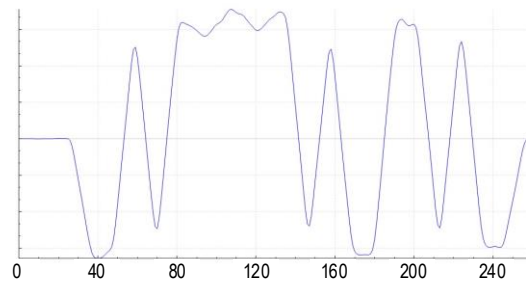


Рис. 5. Выходной сигнал демодулятора S_d

Fig. 5. Demodulator's Output Signal S_d

Фактически сигнал S_d (см. рисунок 5) – это выходной сигнал частотного демодулятора, по отсчетам которого необходимо выделить информационные символы с частотой следования Ft , поступающие на вход решающего устройства (РУ). Рассмотрим сигнал S_d как сигнал в основной полосе (от англ. Digital Baseband Communication) и используем для решения задачи выделения информационной последовательности методы синхронизации, основанные на интерполяции сигнала [9, 10]. В общем случае схема синхронизации включает в себя детектор сигнала ошибки (TED – аббр. от англ. Timing Error Detector), петлевой фильтр и управляемый генератор. В схемах синхронизации в основной полосе, как правило, используется одна из двух схем детекторов: детектор Меллера [7, 11] или детектор пересечения нуля (ZCTED – аббр. от англ. Zero-Crossing Timing Error Detector) [7]. Схема выделения сигнала, построенная на основе детектора Меллера, представлена на рисунке 6.

В качестве управляемого генератора в схеме используется накапливающий сумматор, выходной сигнал которого управляет интерполятором, реализованным на основе полиномов Лагранжа [10]. В момент перехода значения на выходе накапливающего сумматора через единицу вычисляется фаза интерполятора:

$$M = \lfloor \cdot \rfloor (ns_k \cdot 1023),$$

где $\lfloor \cdot \rfloor$ – операция усечения до целого.

Умножение на 1023 определяется количеством фаз интерполятора, равного 1024. Длина интерполятора равна 8. На рисунке $L[k][M]$ – коэффициенты полиномов.

Сигнал с выхода интерполятора поступает на вход детектора, формирующего сигнал ошибки вида:

$$e_k = X_k \cdot a_{k-1} - X_{k-1} \cdot a_k,$$

где X_k – отсчеты сигнала на выходе интерполятора; a_k – отсчеты жестких решений ($a_k = 1$, если $X_k > 0$, $a_k = -1$ в противном случае).

Отсчеты сигнала ошибки поступают на вход петлевого фильтра второго порядка, включающего в себя прямую и интегрирующую ветвь. На рисунке 6 α и β – коэффициенты петлевого фильтра.

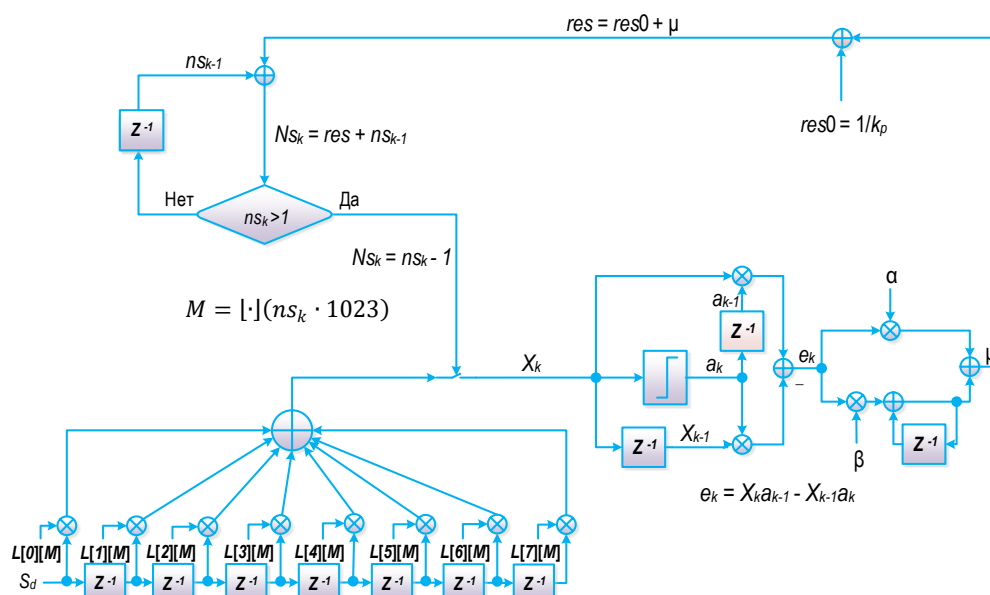


Рис. 6. Схема, построенная на основе детектора Меллера

Fig. 6. Muller's Detector Based Scheme

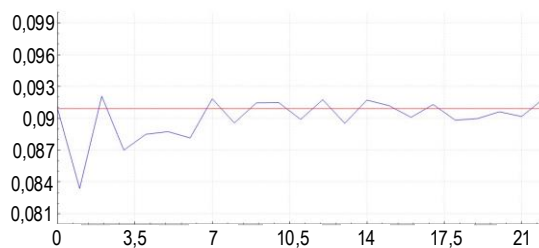
Отсчеты сигнала на выходе петлевого фильтра управляют величиной res :

$$res = \frac{1}{k_p} + \mu,$$

где μ – сигнал на выходе петлевого фильтра.

Величина res управляет частотой изменения фазы интерполятора. Эта величина называется коэффициентом передискретизации.

Устройство, включающее в себя накапливающий сумматор и интерполятор, называется передискретизатором. Передискретизатор (от англ. Resampler) управляется петлей фазовой автоподстройки, представленной на рисунке 6. Петля управляет коэффициентом передискретизации, обеспечивая выбор оптимального момента принятия решения на выходе демодулятора. Для иллюстрации работы схемы на рисунках 7–9 приведены полученные в ходе моделирования отсчеты ряда сигналов. На рисунке 7 представлены отсчеты коэффициента передискретизации. Фактически отсчеты сигнала показывают переходный процесс петли фазовой автоподстройки, который иллюстрирует подстройку коэффициента передискретизации. Заметим, что переходный процесс сходится к величине $1/11$.

Рис. 7. Коэффициент передискретизации res Fig. 7. Resampling Coefficient res

На рисунке 8 представлены отсчеты сигнала X_k на выходе интерполятора, на рисунке 9 – соответствующие этим отсчетам отсчеты «жестких решений».

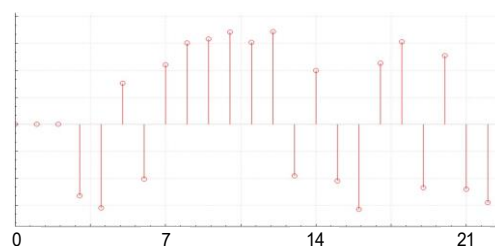


Рис. 8. Отсчеты сигнала на выходе интерполятора

Fig. 8. Interpolator's Output Samples

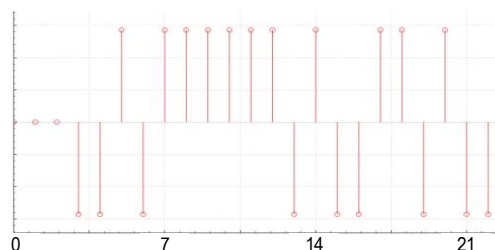


Рис. 9. Отсчеты «жестких решений»

Fig. 9. "Hard Decision" Samples

Схема синхронизации, построенная на основе детектора пересечения нуля, представлена на рисунке 10. Схема, в целом, аналогична схеме, основанной на использовании детектора Меллера. Основное отличие связано с тем, что для реализации схемы ZCTED-детектора необходима частота вдвое выше частоты следования информационных символов. Поэтому начальный коэффициент передискретизации схемы вдвое меньше:

$$res = \frac{1}{2k_p}.$$

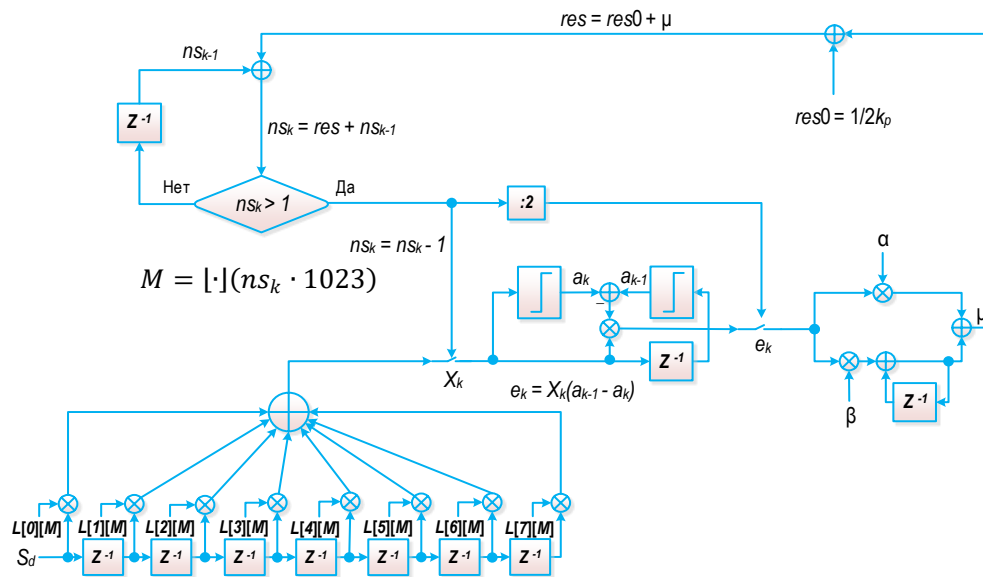


Рис. 10. Схема, построенная на основе детектора пересечения нуля

Fig. 10. Zero Cross Level Detector Based Scheme

Соответственно, в схему включен делитель частоты на 2.

Отсчеты сигнала ошибки на входе петлевого фильтра выражаются как:

$$e_k = X_k \cdot (a_{k-1} - a_k).$$

Таким образом, представлены два возможных подхода к реализации схемы демодуляции. Представляется целесообразным провести сопоставление демодуляторов с двумя вариантами реализации схем синхронизации.

3. Результаты моделирования

Для сопоставления схем было проведено моделирование демодуляции сигналов 2-FSK при использовании двух различных схем восстановления информационной последовательности детектора Меллера и схемы ZCTED-детектора.

Моделирование проводилось таким образом:

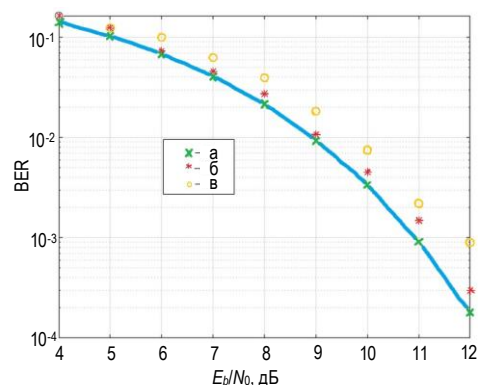
- 1) отношение сигнал/шум на бит информации менялось от 4 до 11 дБ с шагом 1 дБ;
- 2) при каждом отношении генерировалась выборка сигнала длиной 10000 информационных символов;
- 3) вычислялся коэффициент битовой ошибки (BER) путем сравнения информационной последовательности на входе схемы формирования сигнала и выходом демодулятора.

Вычисленный по результатам моделирования коэффициент битовой ошибки сравнивался с потенциальной помехоустойчивостью оптимального некогерентного приема сигнала частотной модуляции, где вероятность ошибки на бит информации определяется следующим образом [1]:

$$P = \frac{1}{2} e^{-\frac{1}{2} \frac{E_b}{N_0}},$$

где E_b/N_0 – отношение сигнал/шум на бит информации.

Результаты моделирования приведены на рисунке 11, где а – вероятность ошибки, определяемая потенциальной помехоустойчивостью; б – коэффициент битовой ошибки при использовании ZCTED-детектора; в – коэффициент битовой ошибки при использовании детектора Меллера. На основании результатов моделирования можно сделать следующие выводы. Полученные коэффициенты битовых ошибок весьма близки к вероятности ошибки, определяемой потенциальной помехоустойчивостью оптимального некогерентного приема сигнала 2-FSK. Схема, основанная на ZCTED-детекторе, дает меньшие потери. Соответственно, эта схема является предпочтительной.

Рис. 11. Зависимости BER от отношения E_b/N_0 .Fig. 11. BER vs E_b/N_0 Performance

Таким образом, можно предложить практическую схему оптимального некогерентного демодулятора частотно модулированного сигнала. Указанная схема демодулятора сигнала бинарной частотной модуляции (2-FSK), основанная на ZCTED-детекторе, представлена на рисунке 12.

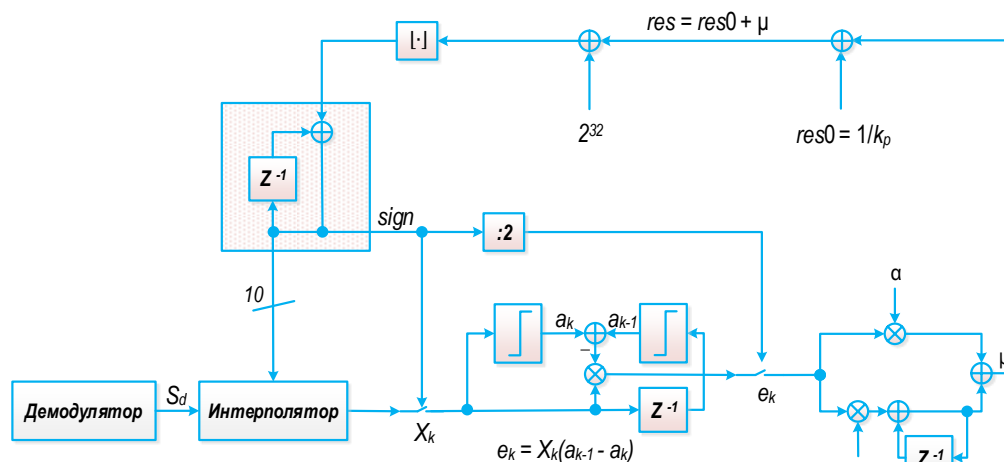


Рис. 12. Схема оптимального некогерентного демодулятора сигнала 2-FSK

Fig. 12. 2-FSK Signal Optimum Noncoherent Demodulator Scheme

Схема (см. рисунок 12) включает в себя собственно демодулятор, структура которого приведена на рисунке 1, интерполятор и схему фазовой автоподстройки, выделяющую информационные символы. Как предложено в [10], в схему включен цифровой синтезатор отсчетов (NCO – аббр. от англ. Numerically Control Oscillator), построенный на основе целочисленного 32-разрядного накапливающего сумматора. Сигнал управления выходом интерполятора формируется старшим разрядом сумматора (сигнал $sign$), а 10 старших разрядов сумматора формируют отсчеты фазы интерполятора.

4. Заключение

Предложена схема реализации оптимального некогерентного демодулятора частотно-модулированного сигнала. Следует отметить, что, хотя демо-

дулятор некогерентный по несущей частоте, фактически схема является когерентной в части символьной синхронизации. Для выделения информационных символов предложен подход, основанный на использовании методов передискретизации сигнала. Как показали результаты моделирования, наилучшие результаты дает использование ZCTED-детектора в петле символьной синхронизации.

Анализ предложенной схемы методом математического моделирования показал, что практическая реализация демодулятора обеспечивает характеристики, близкие к потенциальной помехоустойчивости. Опираясь на результаты, представленные в работе, могут быть построены демодуляторы для широкого класса частотно-модулированных сигналов, которые характеризуются различными спектральными характеристиками и порядками модуляции.

Список используемых источников

1. Финк Л.М. Теория передачи дискретных сообщений. М.: Изд-во «Советское радио», 1970. 728 с.
2. Simon M., Springett J. The Performance of a Noncoherent FSK Receiver Preceded by a Bandpass Limiter // IEEE Transactions on Communications. 1972. Vol. 20. Iss. 6. PP. 1128–1136. DOI:10.1109/TCOM.1972.1091299
3. Shiung D., Ferng H.W., Lyons R. Filtering Tricks for FSK Demodulation // IEEE Signal Processing Magazine. 2005. Vol. 22. Iss. 3. PP. 80–82. DOI:10.1109/MSP.2005.1425911
4. Middlestead R.W. Digital Communications with Emphasis on Data Modems. Theory, Analysis, Design, Simulation, Testing, and Applications. John Wiley & Sons, 2017. 824 p.
5. Гинзбург В.В., Каяцкас А.А. Теория синхронизации демодуляторов. М.: Связь, 1974. 215 с.
6. Mengali U., D'Andrea A.N. Synchronization Technique for Digital Receivers. Applications of Communications Theory. New York: Plenum Press, 1997. 533 p. DOI:10.1007/978-1-4899-1807-9
7. Meyer H., Moeneclaey M., Fechtel S.A. Digital Communication Receivers. New York: John Wiley&Sons, Inc., 1998.
8. Hogenauer E. An economical class of digital filters for decimation and interpolation // IEEE Transactions on Acoustics, Speech, and Signal Processing. 1981. Vol. 29. Iss. 2. PP. 155–162. DOI:10.1109/TASSP.1981.1163535
9. Gardner F.M. Interpolation in digital modems: Part I. Fundamentals // IEEE Transactions on Communications. 1993. Vol. 41. Iss. 3. PP. 501–507. DOI:10.1109/26.221081
10. Erup L., Gardner F. M., Harris R.A. Interpolation in digital modems: Part II. Implementation and performance // IEEE Transactions on Communications. 1993. Vol. 41. Iss. 6. PP. 998–1008. DOI:10.1109/26.231921
11. Mueller K., Muller M. Timing Recovery in Digital Synchronous Data Receivers // IEEE Transactions on Communications. 1976. Vol. 24. Iss. 5. PP. 516–531. DOI:10.1109/TCOM.1976.1093326

* * *

Frequency Modulated Signal's Optimum Noncoherent Demodulator Performance

E. Brusin^{1, 2} 

¹Russian Institute of Radionavigation and Time,
St. Petersburg, 192012, Russian Federation

²The Bonch-Bruевич Saint Petersburg State University of Telecommunications,
St. Petersburg, 193232, Russian Federation

Article info

DOI:10.31854/1813-324X-2022-8-1-27-33

Received 10th January 2022

Revised 26th January 2022

Accepted 28th January 2022

For citation: Brusin E. Frequency Modulated Signal's Optimum Noncoherent Demodulator Performance. *Proc. of Telecom. Universities*. 2022;8(1):27–33. (in Russ.) DOI:10.31854/1813-324X-2022-8-1-27-33

Abstract: The article considers optimum noncoherent demodulator scheme. The symbol synchronization is key problem of demodulator's performance. It is offered the resampler symbol synchronization schem. Modeling demodulator algorithm results is shown. The modeling results let to propose the optimum noncoherent demodulator scheme. It is shown that the demodulator provided near to ideal noncoherent performance. Based on the results presented in the paper, receivers of various broadband signals can be constructed.

Keywords: frequency modulation, optimum noncoherent demodulator, interpolator, resampling.

References

1. Fink L.M. *Theory of Transmission of Discrete Messages*. Moscow: Sovetskoe radio Publ.; 1970. 728 p. (in Russ.)
2. Simon M., Springett J. The Performance of a Noncoherent FSK Receiver Preceded by a Bandpass Limiter. *IEEE Transactions on Communications*. 1972;20(6):1128–1136. DOI:10.1109/TCOM.1972.1091299
3. Shiung D., Ferng H.W., Lyons R. Filtering Tricks for FSK Demodulation. *IEEE Signal Processing Magazine*. 2005;22(3): 80–82. DOI:10.1109/MSP.2005.1425911
4. Middlestead R.W. *Digital Communications with Emphasis on Data Modems. Theory, Analysis, Design, Simulation, Testing, and Applications*. John Wiley & Sons; 2017. 824 p.
5. Ginzburg V.V., Kayackas A.A. *Demodulator Timing Theory*. Moscow: Sviaz Publ.; 1974. 215 p. (in Russ.)
6. Mengali U., D'Andrea A.N. *Synchronization Technique for Digital Receivers. Applications of Communications Theory*. New York: Plenum Press; 1997. 533 p. DOI:10.1007/978-1-4899-1807-9
7. Meyer H., Moeneclaey M., Fechtel S.A. *Digital Communication Receivers*. New York: John Wiley&Sons, Inc.; 1998.
8. Hogenauer E. An economical class of digital filters for decimation and interpolation. *IEEE Transactions on Acoustics, Speech, and Signal Processing*. 1981;29(2):155–162. DOI:10.1109/TASSP.1981.1163535
9. Gardner F.M. Interpolation in digital modems: Part I. Fundamentals. *IEEE Transactions on Communications*. 1993; 41(3):501–507. DOI:10.1109/26.221081
10. Erup L., Gardner F. M., Harris R.A. Interpolation in digital modems: Part II. Implementation and performance. *IEEE Transactions on Communications*. 1993;41(6):998–1008. DOI:10.1109/26.231921
11. Mueller K., Muller M. Timing Recovery in Digital Synchronous Data Receivers. *IEEE Transactions on Communications*. 1976;24(5):516–531. DOI:10.1109/TCOM.1976.1093326

Сведения об авторе:

Брусин
Ефим Александрович

ведущий инженер АО «Российский институт радионавигации и времени», доцент кафедры электроники и схемотехники Санкт-Петербургского государственного университета телекоммуникаций им. проф. М.А. Бонч-Бруевича, yefim07@inbox.ru

 <https://orcid.org/0000-0002-6742-2705>